



KARADENİZ TEKNİK ÜNİVERSİTESİ
OF TEKNOLOJİ FAKÜLTESİ
YAZILIM MÜHENDİSLİĞİ BÖLÜMÜ



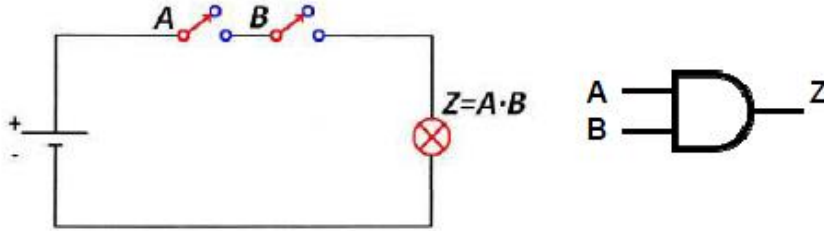
MİKROİŞLEMCİLER DERSİ LOJİK KAPILAR DENEY FÖYÜ

1854 yılında matematikçi ve filozof George Boole, mantığın sistematik olarak incelenmesi için Boole Cebri denilen cebir sistemini geliştirdi. 1938 yılında C. E. Shannon, anahtarlama cebri denilen iki değerli Boole cebirini geliştirdi ve iki kararlı elektrik anahtarlama devrelerinin bu cebirle temsil edilebileceğini gösterdi [1].

Bu deney kapsamında lojik kapılar doğruluk tabloları hatırlatılması, uygulama kısmında Karnough Diyagramları ile indirgenmiş bir devrenin tasarlanması lojik kapılarının gerçekleştirilmesi hedeflenmektedir. Föy içerisinde Bölüm 1’ de kapılar, Bölüm 2’ de Karnough Diyagramı, Bölüm 3’de kombinezonsal lojik devre tasarımından bahsedilmiştir.

1. LOJİK KAPILAR

a. AND İŞLEMİ

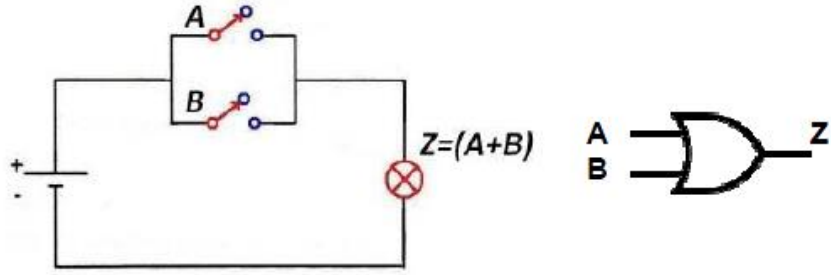


Anahtar durumu, kapalıysa DOĞRU A="1", açıksa YANLIŞ A="0"dır. Sembolü "." ve doğruluk tablosu aşağıdaki gibidir.

A	B	Z
0	0	0
0	1	0
1	0	0
1	1	1

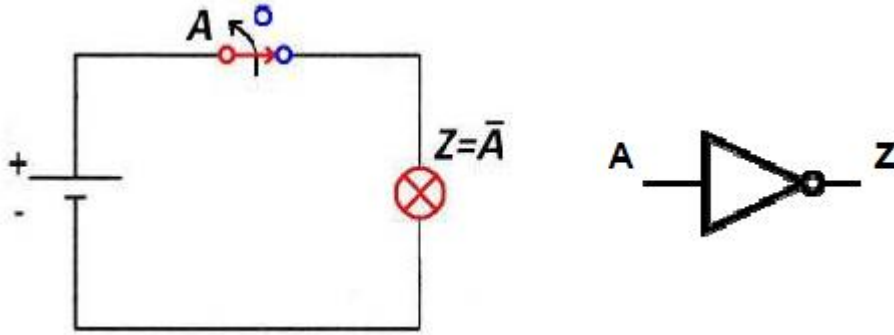
b. OR İŞLEMİ

A	B	Z
0	0	0
0	1	1
1	0	1
1	1	1



Sembölü “+” şeklindedir ve doğruluk tablosu yukarıdaki gibidir.

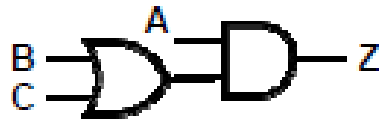
c. DEĞİL İŞLEMİ



Sembölü “-” veya “ ” şeklindedir, doğruluk tablosu aşağıdaki gibidir.

A	Z
0	1
1	0

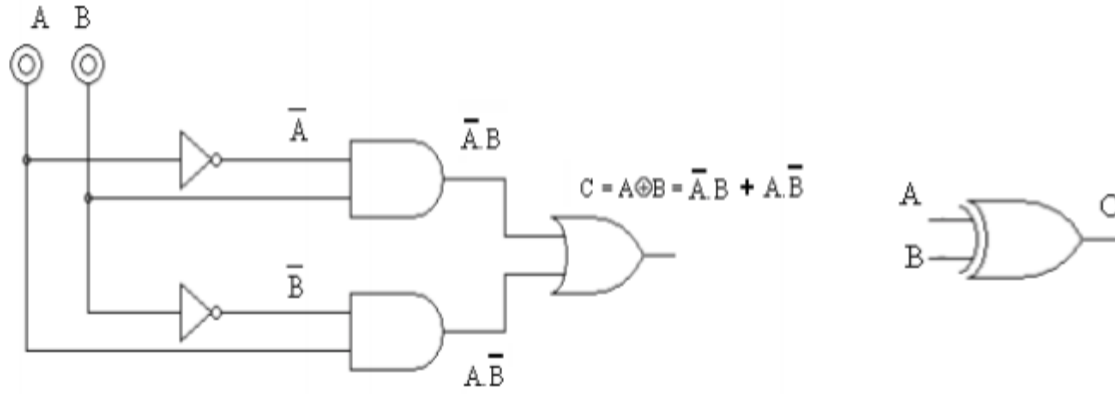
Uygulama1: Aşağıda şekli verilmiş olan lojik devreye ait doğruluk şemasını ve devre şemasını oluşturarak deneye gelmeden önce çiziniz.



d. XOR İŞLEMİ

⊕ Sembölü ile gösterilir.

A	B	Z=A ⊕ B
0	0	0
0	1	1
1	0	1
1	1	0



Uygulama2: Deneye gelmeden önce NAND(AND'in değili) ve NOR(OR'un değili) kapılarına ait doğruluk tablolarını ve kapı simgelerini çiziniz.

2. KARNOUGH DİYAGRAMLARI

Boolean fonksiyonlarını teoremler ve kurallar yardımıyla her indirgeme için ayrı ayrı işlem yaparak sadeleştirebileceğimiz gibi Karnough haritalama yöntemi ile de basit şekilde indirgeme yapabiliriz. En fazla 6 değişkenli ifadeler için kullanılmaktadır. Daha fazla değişken için ise "Tablo" yöntemi kullanılmaktadır. Diyagramda giriş değişken sayısına n dersek " 2^n " adet kare olacaktır. İki değişkenli Karnough Haritası örneği aşağıda verilmiştir.

A \ B	0	1
0	m_0	m_1
1	m_2	m_3

A \ B	0	1
0	$\bar{A}\bar{B}$	$\bar{A}B$
1	$A\bar{B}$	AB

Bitişik iki kare VEYA'lanırsa ifade tek terime indirgenir.

$$\text{Örnek: } m_1 + m_3 = \bar{A}.B + A.B = B.(A + \bar{A}) = \bar{B}$$

Uygulama3: Üç değişkenli durum için Karnough diyagramını oluşturunuz.

İndirgeme işlemi çarpımların toplamı veya toplamların çarpımı şeklinde gerçekleştirilebilir. Aksi belirtilmedikçe genelde çarpımların toplamı kullanılır.

Her bir karenin Boolean ifadesi ve minimum terim cinsinden anlamı bulunduğundan sonra doğruluk tablosundan veya bir lojik ifadeden bilgilerin haritaya aktarılması gerekir. Çıkış ifadesi tercihe göre 1 veya 0 olarak uygun karelere yazılır.

1) Verilen ifadedeki giriş değişken sayısı bulunur.

2) Harita değişken sayısına bağlı olarak hazırlanır. Mevcut minterimlere 1, diğer karelere 0 yazılır. Çıkışı veren durumlar da haritada uygun karelere yazılır.

3) Eşitlik haritaya aktarılır.

Örnek: $Z = \bar{A} + A.B$ ifadesini haritalayalım.

1) 2 değişken kullanılmıştır. (A,B)

2) Uygun ifadelere dönüşüm için $Z = A' + A.B$ ilk terimi $A' = A'(B+B') = A'.B + A'.B'$ şeklinde yazarsak

$Z = m_0 + m_1 + m_3$ karşılıklarını bulmuş ve yerlerine Karnough diyagramında 1 konulmuş hali yandaki gibidir.

B \ A	0	1
0	1	1
1	0	1

3. KOMBİNEZONSAL LOJİK DEVRE TASARIMI[2]

1. İlk olarak sözel şekilde problem tanımlanır.
2. Giriş & Çıkış değişkenlerinin sayısı belirlenir ve buna göre doğruluk tablosu oluşturulur.
3. Oluşturulan doğruluk tablosunda minimum maliyet için indirgeme yapılır.(Karnaugh, Quine McCluskey, lojik fonksiyon gibi yöntemlerle indirgeme yapılabilir.)
4. Kullanılacak devre elemanları belirlenir ve sonuç fonksiyonuna bağlı devre şeması çizilir.

Örnek: AND kapısının oluşturulmasına ait devreyi tasarlayalım.

1. Girişlerin her ikisi de 0 olduğunda çıkış(Z) 0, girişlerden herhangi birinin 1 olması durumunda çıkış 1'dir.
2. Tasarlanacak devrenin iki girişi ve bir çıkışı vardır ve doğruluk tablosu yukarıda konu anlatımında belirtildiği gibidir.
3. İndirgeme işlemi için Karnough diyagramı kullanılmıştır.
4. Devre içerisinde AND kapısı kullanılacaktır. İki girişli ve bir çıkışlıdır. İlgili devreye ait şema yukarıda konu anlatımındaki gibidir.

$x_2 \backslash x_1$	0	1
0	0	1
1	1	1

Uygulama4: $Q(A,B,C) = \sum(1,2,3,4,5,7)$ lojik fonksiyonunu NAND kapıları ile gerçekleştiriniz.

DEVREYE ENERJİ VERMEDEN ÖNCE TÜM BAĞLANTILARI BİR KEZ DAHA KONTROL EDİN VE ENTEGRELERİN TOPRAK VE BESLEME BAĞLANTILARININ YAPILDIĞINDAN EMİN OLUN!